



ЧЕРНІВСЬКИЙ ДЕРЖАВНИЙ
БІЗНЕС-КОЛЕДЖ

Відділення інформаційних технологій
Кафедра комп'ютерної інженерії та інформаційних технологій

СИЛАБУС

Базова інформація про дисципліну	
Назва дисципліни	<i>Комп'ютерна схемотехніка (Computer circuitry)</i>
Рівень вищої освіти	Початковий рівень (короткий цикл)
Галузь знань	12 Інформаційні технології
Спеціальність	123 „Комп'ютерна інженерія”
Освітня програма	Комп'ютерна інженерія
Семестр	1 семестр
Курс	1 курс
Назва дисципліни	Перший (бакалаврський)
Анотація курсу	<p>Мета навчального курсу:</p> <ul style="list-style-type: none">– вивчення фізичних та логічних принципів побудови електронних схем цифрових елементів і функціональних вузлів та їх використання в пристроях ЕОМ. <p>Завдання навчального курсу:</p> <ul style="list-style-type: none">– ефективне обслуговування обчислювальних засобів; технічно грамотне експлуатування комп'ютерних систем; забезпечення обчислювальних центрів сучасною комп'ютерною технікою; вдосконалення методів експлуатації обчислювальної техніки, враховуючи вимоги охорони праці та навколишнього середовища. <p>У результаті вивчення навчальної дисципліни студент повинен</p> <p>знати:</p> <ul style="list-style-type: none">– класифікацію та призначення основних типів цифрових елементів, фізичні принципи їх побудови та логічні основи функціонування;– характеристики, параметри типових логічних та тригерних елементів, номенклатуру і функціональне призначення інтегральних мікросхем різного ступеню інтеграції;– типові схемотехнічні рішення функціональних вузлів послідовнісного та комбінаційного типів, аналого-цифрових та цифро-аналогових

	<p>перетворювачів;</p> <ul style="list-style-type: none"> – основи аналізу та розрахунку цифрових схем з використанням пакетів програм систем автоматизованого проектування. <p>ВМІТИ:</p> <ul style="list-style-type: none"> – оптимально вибрати систему цифрових інтегральних елементів для проектування пристроїв ЕОМ; – розбиратися в принципіальних, функціональних та структурних схемах цифрових пристроїв; – вимірювати параметри цифрових мікросхем, налагоджувати і випробувати пристрої обчислювальної техніки; – проектувати на основі сучасних інтегральних мікросхем типові комбінаційні та послідовні функціональні вузли ЕОМ
Сторінка курсу в MOODLE	http://78.137.2.119:1919/m72/course/view.php?id=90
Мова викладання	українська
Лектор курсу	к.т.н., Бурмістров Сергій Владиславович канали комунікації: СДН «Moodle»; повідомлення в чаті СДН “ZOOM” - 605 179 3685 електронна пошта: sergij.burmistrov@ukr.net , тел. 095-003-55-64 (Viber)

Місце дисципліни в освітній програмі

Освітня програма	http://csbc.edu.ua/documents/otdel/k.pdf
Перелік загальних компетентностей (ЗК)	<p>ЗК3. Здатність до абстрактного мислення, аналізу і синтезу.</p> <p>ЗК4. Здатність застосовувати знання у практичних ситуаціях.</p> <p>ЗК7. Здатність працювати в команді.</p> <p>ЗК8. Здатність вчитися і оволодівати сучасними знаннями.</p>
Перелік спеціальних компетентностей (СК)	<p>СК2. Здатність застосовувати на практиці фундаментальні концепції, парадигми і основні принципи функціонування апаратних, програмних та інструментальних засобів комп'ютерної інженерії.</p> <p>СК3. Здатність вільно користуватись сучасними комп'ютерними та інформаційними технологіями,</p>

	<p>прикладними та спеціалізованими комп'ютерно-інтегрованими середовищами для розробки, впровадження та обслуговування апаратних та програмних засобів комп'ютерної інженерії.</p> <p>СК10. Здатність аргументувати вибір методів розв'язування спеціалізованих задач, критично оцінювати отримані результати, обґрунтовувати прийняті рішення.</p> <p>СК13. Здатність ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів, комп'ютерних систем, мереж та їх компонентів шляхом використання аналітичних методів і методів моделювання.</p>
<p>Перелік програмних результатів навчання</p>	<p>Знання.</p> <p>РН3. Знати сучасні методи та технології для розв'язання прикладних задач комп'ютерної інженерії.</p> <p>РН4. Знати та усвідомлювати вплив технічних рішень комп'ютерної інженерії в суспільному, економічному, соціальному і екологічному контексті.</p> <p>Уміння</p> <p>РН7. Мати навички розробки, моделювання, тестування, діагностування та обслуговування апаратних та програмних засобів комп'ютерної інженерії.</p> <p>РН8. Вміти застосовувати знання для формулювання і розв'язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей.</p> <p>РН9. Вміти використовувати методи аналізу та синтезу при розробці апаратних та програмних засобів комп'ютерної інженерії.</p> <p>РН10. Вміти системно мислити та застосовувати творчі здібності до формування нових та нестандартних рішень при розв'язуванні задач комп'ютерної інженерії.</p> <p>РН11. Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації апаратних та програмних засобів комп'ютерної інженерії для вирішення технічних задач у професійній діяльності.</p> <p>РН13. Вміти здійснювати пошук інформації в різних джерелах для розв'язання задач комп'ютерної інженерії.</p>

	<p>RH14. Вміти ефективно працювати як індивідуально, так і у складі команди при вирішенні технічних та організаційних задач у професійній діяльності.</p> <p>RH17. Вміти обґрунтовувати прийняті рішення, оцінювати, оформляти та представляти результати професійної діяльності згідно діючої нормативної документації.</p>
	<p>Комунікація</p> <p>RH20. Спілкуватись усно та письмово з професійних питань українською мовою та однією з іноземних мов.</p> <p>RH21. Використовувати інформаційно-комунікаційні технології для ефективного спілкування на професійному та соціальному рівнях.</p>
	<p>Автономія і відповідальність</p> <p>RH22. Вміти адаптуватись до нових ситуацій, обґрунтовувати, приймати та реалізовувати рішення у межах професійної компетенції.</p> <p>RH23. Усвідомлювати необхідність навчання впродовж усього життя з метою поглиблення набутих та здобуття нових фахових знань, удосконалення креативного мислення.</p> <p>RH24. Якісно виконувати роботу, досягати поставленої мети з дотриманням вимог професійної етики та нести відповідальність за результати своєї діяльності.</p>

Опис дисципліни

Структура навантаження на студента	Загальна кількість годин	180
	Кількість кредитів	6
	Кількість лекційних годин	34
	Кількість практичних занять	34
	Кількість годин для самостійної роботи студентів	112
	Форма підсумкового контролю	Екзамен
Методи навчання	Словесні (зразок, пояснення, бесіда); наочні (демонстрування презентацій); практичні (кейспрактикум); аналіз ситуацій; методи самоконтролю.	
Зміст дисципліни		

<p>T_01 Основні характеристики цифрових мікросхем</p>	<p>Елементи комп'ютерної схемотехніки. Основні характеристики цифрових мікросхем. Сигнали та їх часові параметри. Імпульсні та потенціальні сигнали. Скінченні автомати, логічні елементи, логічні схеми. Комбінаційні схеми. Автомати з пам'яттю. Теорія перемикальних функцій. Закони алгебри логіки. Алгоритми мінімізації логічних функцій.</p>
<p>T_02 Елементи комп'ютерної схемотехніки</p>	<p>Основи схемотехніки напівпровідникових логічних елементів та їх компонентів. Базові елементи цифрових пристроїв. Резисторно-транзисторна логіка (РТЛ). Діодно-транзисторні логічні елементи (ДТЛ). Транзисторно-транзисторні логічні елементи (ТТЛ). ТТЛ із трьома станами виходу. ТТЛ із відкритим колектором. ТТЛ із розширювачами. Логічні елементи на транзисторах Шоткі (ТТЛШ). Транзисторно-транзисторні логічні елементи. Логічні елементи емітерно-зв'язної логіки, Логічні елементи на МОН-транзисторах. Транзисторно-транзисторні логічні елементи, Логічні елементи емітерно-зв'язної логіки, Логічні елементи на МОН-транзисторах</p>
<p>T_03 Логічні елементи</p>	<p>Логічні елементи на біполярних і польових транзисторах. Емітерно-зв'язані логічні елементи (ЕЗЛ). Інтегральна інжекційна логіка (ІЛ). Логічні елементи на МОН-транзисторах. Логічні елементи на р-МОН-транзисторах. Логічні елементи на n-МОН-транзисторах. Логічні елементи на комплементарних МОН-транзисторах (КМОН-логіка). Динамічні логічні елементи. Перетворення рівнів логічних сигналів. Перетворювачі рівнів сигналів. Транслятори сигналів БІС і НБІС. Характеристики логічних елементів. Функції логічних елементів. Логічні угоди. Коефіцієнти об'єднання за входом і виходом. Коефіцієнт розгалуження. Швидкодія. Потужність споживання. Робота перемикання. Вхідні й вихідні напруги і струми. Статична і динамічна стійкість до</p>

	перешкод. Надійність елементів. Допустимі розміри механічних впливів, діапазони тиску і температури навколишнього середовища, стійкість до радіаційних впливів. Маса, вартість і конструктивне оформлення.
Т_04 Тригери. Асинхронний та синхронний RS-тригер	Комп'ютерні пристрої на тригерах. Загальні відомості, характеристики та класифікації тригерів. Тригер як елементарний автомат Мура. Асинхронні та синхронні тригерні пристрої (ТП) зі статичним управлінням. RS-тригер та його різновиди. RS-тригер з синхронним записом (СЗ). RS- тригер з ДЗ. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. Взаємне перетворення тригерів
Т_05 Асинхронний та синхронний JK-тригер	JK-тригер. JK- триггер з синхронним записом. JK-тригер з ДЗ. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. JK-тригер типу MS із заборонним зв'язком. Взаємне перетворення тригерів
Т_06 Асинхронний та синхронний T-тригер	T-тригер. T-тригер з СЗ. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором. ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. Взаємне перетворення тригерів
Т_07 Асинхронний та синхронний D-тригер	D-тригер. D-тригер з СЗ. Синхронні тригери з динамічним записом інформації. D-тригер. D-тригери типу MS. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним

	<p>управлінням. Схема тригера типу MS з комутуючими транзисторами. Асинхронні входи синхронних тригерів. Взаємне перетворення тригерів</p>
<p>T_08 Дешифратори. Шифратори</p>	<p>Дешифратори. Перетворення прямого коду двійкових чисел в інверсний та обернений коди. Перетворення прямого коду двійкових чисел в доповняльний код. Різновиди перетворювачів кодів. Лінійні дешифратори. Прямокутні дешифратори. Пірамідалні дешифратори. Нарощування розмірності дешифраторів.</p> <p>Дешифратори і шифратори.</p>
<p>T_09 Мультиплектори. Демюльтиплектори</p>	<p>Мультиплектори. Демюльтиплектори. Шини передачі даних.</p>
<p>T_10 Цифрові компаратори. Схеми порівняння і контролю</p>	<p>Пристрої порівняння (цифрові компаратори). Цифрові компаратори. Пристрої порівняння на рівність.</p> <p>Порівняння багаторозрядних операндів. Порівняння на «більше» («менше») однорозрядних слів. Порівняння слів з константами. Пристрої порівняння двійкових слів. Пристрої порівняння двох слів на «більше». Багаторозрядні пристрої порівняння на «більше». Схеми порівняння і контролю.</p>
<p>T_11 Лічильники</p>	<p>Лічильники. Двійкові лічильники з послідовним переносом. Двійкові лічильники з наскрізним і паралельним переносом. Декрементні та реверсивні лічильники. Лічильники з довільним коефіцієнтом лічби. Десяткові лічильники. Лічильники в коді Фібоначчі. Регістри. Паралельні регістри. Послідовні регістри (регістри зсуву). Послідовні регістри зі зворотнимизв'язками (кільцеві лічильники).</p>
<p>T_12 Суматори</p>	<p>Суматори. Однорозрядні напівсуматори і суматори. Накопичувальний послідовний суматор на базі лічильного тригера. Паралельний багаторозрядний суматор із послідовним переносом. Паралельний багаторозрядний суматор із паралельним переносом. Суматори з груповою структурою. Суматор з паралельно-паралельним переносом. Послідовний n-розрядний суматор. Десяткові і двійково-десяткові суматори. Суматори</p>

	віднімальні.
Т_13 Регістри	Регістри
Т_14 Аналогово-цифрові перетворювачі та цифро-аналогові перетворювачі.	Аналогово-цифрові перетворювачі та цифро-аналогові перетворювачі.
Т_15 Програмовані логічні інтегральні схеми	Структурна організація програмованих логічних інтегральних схем (ПЛІС) і їх використання в комп'ютерній схемотехніці. Загальні відомості щодо ПЛІС. Класифікація ПЛІС за архітектурними властивостями. Сучасні тенденції розвитку пристроїв із програмованою логікою. Обчислювальні системи на ПЛІС.
Т_16 Мікропроцесори	Загальна характеристика мікропроцесорів. Однокристальні восьмирозрядні мікропроцесори.
Т_17 Однокристальні мікропроцесори	Однокристальні шістнадцятирозрядні мікропроцесори. Арифметичні співпроцесори. Суперскалярні 32-розрядні мікропроцесори.

Політика дисципліни

Політика відвідування	Регулярне відвідування всіх видів занять, своєчасність виконання самостійної роботи. За об'єктивних причин (наприклад, хвороба, міжнародне стажування) навчання організується в он-лайн формі за погодженням із керівником курсу.
Політика щодо дедлайнів та перескладання	Роботи, які здаються із порушенням термінів без поважних причин, оцінюються на нижчу оцінку.
Академічна доброчесність	У випадку недотримання політики академічної доброчесності (плагіат, самоплагіат, фабрикація, фальсифікація, списування, обман, хабарництво) передбачено повторне проходження оцінювання.

Система оцінювання

Поточний контроль здійснюється протягом семестру під час проведення практичних, семінарських та інших видів занять і оцінюється сумою набраних балів (максимальна сума – 100 балів; мінімальна сума, що дозволяє студенту отримати атестацію з предмету – 60 балів); підсумковий/семестровий контроль, проводиться у формі іспиту, відповідно до графіку навчального процесу.

Підсумкова оцінка за умови заліку виставляється як загальна сума балів, набраних за результатами поточного контролю. Підсумкова оцінка за умови іспиту виставляється як загальна сума балів, набраних за результатами поточного контролю (40%), індивідуальної роботи (30%) та підсумкового контролю (30%).

НАКОПИЧЕННЯ
рейтингових балів з навчальної дисципліни
за видами робіт

Види навчальної роботи	Мах кількість балів	
Результати поточного контролю (11 пар*2 бали, 6 пар*3 бали)	40 балів	
Виконання індивідуальних завдань (13 пар*2 бали, 4 пари*1 бал)	30 балів	
Виконання екзаменаційних завдань (3 завдання*10 балів)	30 балів	
Всього	100 балів	

**Послідовність накопичення рейтингових балів з навчальної
дисципліни за видами робіт протязі семестру**

№ пп	Номер теми	Вид роботи		
		Результати поточного контролю	Результати індивідуальної роботи	Результати екзамену
1	T_01	2	1	
2	T_02	2	1	
3	T_03	2	2	
4	T_04	2	2	
5	T_05	2	2	
6	T_06	2	2	
7	T_07	3	2	
8	T_08	3	2	
9	T_09	2	1	
10	T_10	2	1	
11	T_11	2	2	
12	T_12	2	2	
13	T_13	2	2	
14	T_14	3	2	
15	T_15	3	2	
16	T_16	3	2	
17	T_17	3	2	
18	Екз_1			10
19	Екз_2			10
20	Екз_3			10
Разом за розділами		40	30	30
Всього				100

Шкала оцінювання		
ECTS	Бали	Зміст
A	90-100	Бездоганна підготовка в широкому контексті
B	80-89	Повні знання, міцні вміння
C	70-79	Хороші знання та вміння
D	65-69	Задовільні знання, стереотип невміння
E	60-64	Виконання мінімальних вимог діяльності в стандартних умовах
FX	35-59	Слабкі знання, відсутність умінь
F	1-34	Необхідний повторний курс

Перелік рекомендованої літератури.

Базова

1. Кравець В. О., Сокол Є. І., Рисований О. М. Комп'ютерна схемотехніка : підручник. Нац. техн. ун-т "Харків. політехн. ін-т". Харків: НТУ "ХПІ", 2007. 480 с.
2. Бабич М. П., Жуков І. А. Комп'ютерна схемотехніка: Навчальний посібник. К.: МК-ПРЕС, 2004. 412 с.
3. Азаров О. Д., Гарнага В. А., Клятченко Я. М., Тарасенко В. П. Комп'ютерна схемотехніка: підручник. Вінниця: ВНТУ, 2018. 230 с.
4. Бабич Н. П., Андреев В. И., Жуков И. А. Схемотехника ЭВМ: Лабораторный практикум. К.: КМУГА, 1997. 245 с.
5. Азаров О. Д., Гарнага В. А. Комп'ютерна схемотехніка: підручник. Вінниця: ВНТУ. 2018. 230 с.
6. Соколовський Я. І., Пірко І. І., Кенс І. Р., Дендюк М. В., Яцишин С.І. Комп'ютерна схемотехніка: навч. посіб. Львів: Магнолія. 2018. 313 с.

Допоміжна

1. Бабак В. П., Хандецький В. С., Шрюфер Е. Обробка сигналів: Підручник. 2-е вид. перероб. і доп. К.: Либідь. 1999. 496 с
2. Б. С. Гершунський. Основи електронної і напівпровідникової техніки. К.:Вища школа. 1971. 415 с.
3. Руденко В. С., Ромашко В. Я. Трифонюк В. В. Промислова електроніка.:Підручник. К.: Либідь, 1993. 432 с
4. Харріс Д. М. Цифрова схемотехніка та архітектура комп'ютера. Морган Кауфман. 2013. 1662 с.
5. Угрюмов Є. П. Цифрова схемотехніка. К.: Либідь. 2004. 528 с.
6. Буза М.К. Архітектура комп'ютерів. Мінськ: Нове знання. 2006. 559 с.
7. Вічужанін В. В. Цифрова Схемотехніка. Навчальний посібник. Одеса: ОНПУ. 2018. 62 с.
8. Вічужанін В.В. Комп'ютерна Схемотехніка та архітектура комп'ютерів. Керівництво до Виконання лабораторних робіт. Одеса: ОНПУ. 2018. 71 с.
9. Вічужанін В. В. Комп'ютерна Схемотехніка. Методичні вказівки и завдання до розрахунково-графічних робіт. Одеса: ОНПУ. 2018. 35 с.

Інформаційні ресурси

1. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://liber.onu.edu.ua>
2. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://mirknig.com>
3. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://eknigi.org>

4. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://mybook.in.ua>
5. Віртуальний комп'ютерний музей [Електронний ресурс]. Режим доступу: <http://computer-museum.ru>
6. Віртуальний музей інформатики [Електронний ресурс]. Режим доступу: <http://informat444.narod.ru/museum/>
7. Віртуальний музей історії обчислювальної техніки [Електронний ресурс]. Режим доступу: <http://www.computerhistory.narod.ru/>